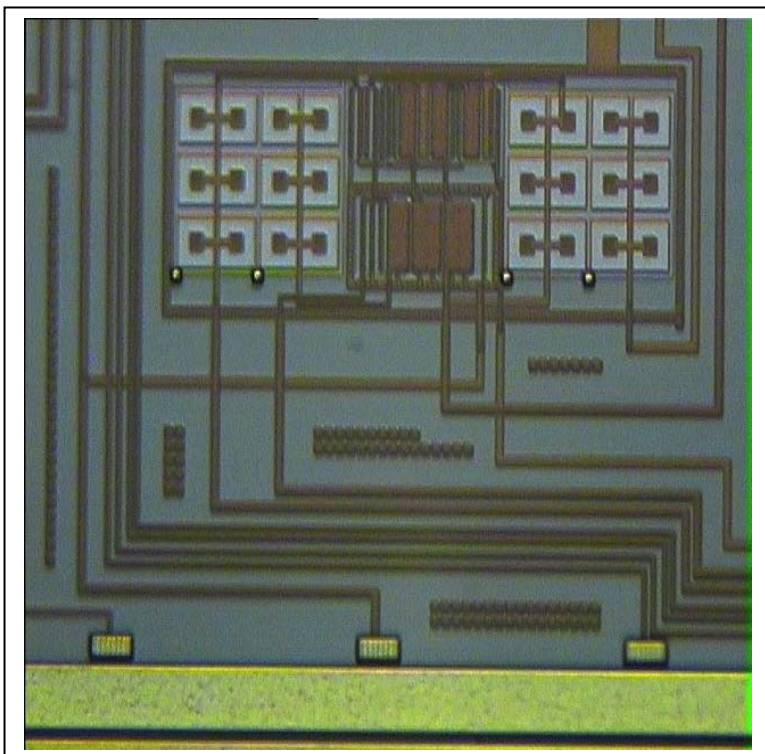


FILTRO DE FI PARA UN PROCESADOR GSM



RESUMEN

Este trabajo describe el diseño de un filtro elíptico pasabajas de 5º orden para la etapa de Frecuencia Intermedia (FI) de un transceptor GSM. El filtro se realizó a partir de una red de escalera, utilizando el método de sustitución de inductores flotantes por giradores. La frecuencia de corte del filtro y el correspondiente consumo de potencia son de 200 MHz y 5.1 mW, respectivamente. Se presentan resultados de simulación en HSPICE utilizando modelos BSIM3V3 para un proceso AMS de 0.35 μm

PALABRAS CLAVES

Circuitos integrados GSM, diseño analógico CMOS, frecuencia intermedia, filtros pasa bajas.

ABSTRACT

□ **PhD Alejandro Díaz Sánchez.**
Instituto Nacional de Astrofísica
Óptica y Electrónica.
Departamento de Electrónica.
Luis Enrique Erro No. 1,
Tonantzintla, Puebla, México.
Tel/Fax: (+52) 222-2470517
cmuniz@inaoep.mx

□ **Jaime Martínez Castillo.**
Instituto Nacional de
Astrofísica Óptica y Electrónica.
Departamento de Electrónica.
Luis Enrique Erro No. 1,
Tonantzintla, Puebla, México.
Tel/Fax: (+52) 222-2470517
cmuniz@inaoep.mx

□ **PhD Alejandro Díaz Sánchez.**
Instituto Nacional de Astrofísica
Óptica y Electrónica.
Departamento de Electrónica.
Luis Enrique Erro No. 1,
Tonantzintla, Puebla, México.
Tel/Fax: (+52) 222-2470517
cmuniz@inaoep.mx

□ **MSc Carlos Muñoz Montero.**
Instituto Nacional de Astrofísica
Óptica y Electrónica.
Departamento de Electrónica.
Luis Enrique Erro No. 1,
Tonantzintla, Puebla, México.
Tel/Fax: (+52) 222-2470517
cmuniz@inaoep.mx

This paper describes the design of a 5th order elliptic filter for the Intermediate Frequency (IF) stage of a GSM transceiver. The filter was designed by substituting floating inductors with girators. The cut-off frequency of the filter is about of 200 MHz and the power consumption is about of 5.1 mW. The simulation was made by using HSPICE BSIM3V3 MOS transistor models for a 0.35 μm AMS process.

KEYWORDS

GSM integrated circuit, CMOS analog design, Intermediate frequency, Low-pass filter.

1. INTRODUCCIÓN

GSM, uno de los estándares más ampliamente utilizados en el mundo, fue desarrollado inicialmente como un estándar para telefonía celular en Europa. Actualmente soporta, además de llamadas telefónicas convencionales, funciones de fax y acceso a la ISDN (Integrated Service Digital Network – Red Digital de Servicios Integrados) [1]. GSM es una combinación de FDMA (Frequency Division Multiple Access – Acceso Múltiple por División de Frecuencia) y TDMA (Time Division Multiple Access – Acceso Múltiple por División de Tiempo), que además utiliza modulación GMSK (Gaussian Minimum Shift Keying – Tecleo Gaussiano de Corrimiento Mínimo) [2]. El número total de canales en FDMA es de 124 con un ancho por canal de 200 kHz. Tanto la banda de recepción (downlink), de 935 a 960 MHz, como la banda de transmisión (uplink), de 890 a 915 MHz, tienen un ancho de 25 MHz para un total de 50 MHz. La separación dúplex es de 45 MHz. Si se utiliza TDMA en un canal de 200 kHz, se requieren 8 ranuras (slots) en tiempo para formar una trama (frame) cuya duración es de 4.615 ms. Cada ranura tiene una duración de 0.577 ms y está formado por 114 bits de datos junto con bits de control y entrenamiento a una tasa de 270 kb/s por usuario [1, 2]. Al igual que el estándar NADC (North American Digital Cellular – Celular Digital para Norteamérica), las ranuras en tiempo para el receptor y el transmisor están separadas entre sí por tres ranuras, esto con el propósito de que no operen simultáneamente. La capacidad total del sistema está dada por el número de canales en el ancho de banda de 25 MHz y el número de usuarios por canal, lo que hace un total de aproximadamente 1000 [1]. En la figura 1 se muestra el diagrama parcial a bloques de un transceptor GSM de doble conversión.

En el receptor, la tarea conjunta del primer mezclador y el primer LO (Local Oscillator – Oscilador Local) es la de trasladar la banda de recepción GSM en la vecindad de la frecuencia del LO, formando así las bandas laterales inferior y superior. Suponiendo una conversión descendente de frecuencias con inyección de lado alto [3], el filtro en la FI alta será responsable de permitir el paso a todas aquellas componentes de frecuencia dentro de la banda lateral inferior, atenuando en mayor grado las componentes indeseables de la banda lateral superior, incluyendo por supuesto las componentes de frecuencia imagen de la etapa de FI baja. De la elección de la frecuencia intermedia y del grado de atenuación requerido en la banda de

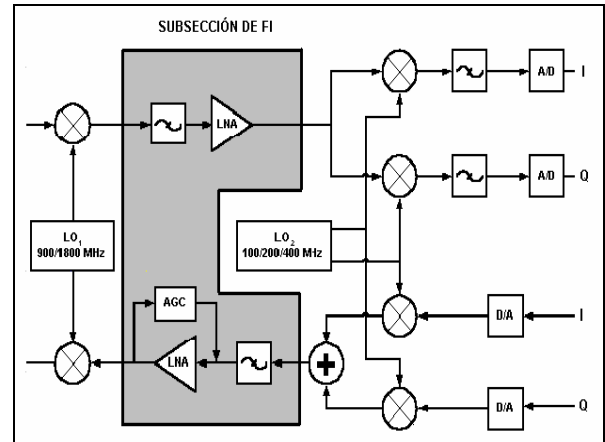


Figura 1: Diagrama a bloques de un transceptor GSM.

rechazo dependerá la frecuencia de corte y la banda de transición requeridas para el filtro.

Los filtros SAW (Surface Acoustic Wave – Onda Acústica Superficial) son los más utilizados en las etapas de FI de algunos radios de 2 vías y transceptores celulares [4]. Esto se debe a que presentan frecuencias de corte pronunciadas con gran atenuación en la banda de rechazo. No obstante, en este trabajo se pretende mostrar una alternativa en la elección del filtro de FI, al utilizar una realización activa de una red de escalera (ladder) mediante giradores. La red de escalera presenta no solamente una baja sensibilidad [5], sino también una respuesta en frecuencia semejante a la de los filtros SAW. Por supuesto los puntos importantes que deben estar presentes al diseñar el filtro integrado (on chip) son el bajo ruido, baja pérdida de inserción, buena linealidad (baja distorsión tanto armónica y de intermodulación), tamaño físico del dado y sobre todo un bajo consumo de potencia, esto último de gran importancia en aplicaciones portátiles.

En la siguiente sección se discute el diseño del filtro haciendo énfasis en un bajo consumo de potencia. Posteriormente se muestran los resultados obtenidos de la simulación en HSPICE. Finalmente se comentan las conclusiones.

2. DISEÑO DEL FILTRO

Considerando una etapa de FI para una banda de 170 MHz a 195 MHz, se eligió un filtro elíptico de 5º orden con frecuencia de corte de 200 MHz. En la figura 2 se muestra el prototipo pasivo de la red escalera con los valores de los componentes para realizar el filtro.

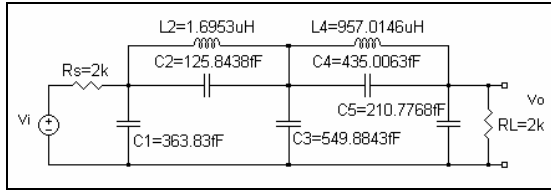


Figura 2: Prototipo pasivo del filtro elíptico de 5º orden.

Para la síntesis activa del filtro se eligió la técnica Gm – C mediante giradores. Esta técnica permite una realización directa ya que cada uno de los inductores flotantes de la figura 2 se reemplazan mediante dos giradores tal como se muestra en la figura 3.

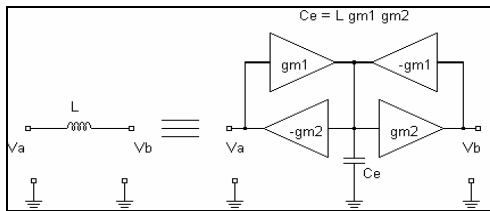


Figura 3: Reemplazo de un inductor flotante con dos giradores.

Como se puede observar en la figura 3, cada girador está compuesto a su vez de dos transconductores y la capacitancia equivalente está dada por:

$$C_e = L g_{m1} g_{m2} \quad (1)$$

En la figura 4 se muestra la síntesis activa y totalmente diferencial del prototipo pasivo de la figura 2 utilizando giradores. C_{L2} y C_{L4} son las capacitancias equivalentes, las cuales vienen dadas por (1). La selección de g_{m1} y g_{m2} dependerá no solamente del valor de la figura de ruido y consumo de potencia mínimos requeridos para el filtro, sino también del SFDR (Spurious Free Dynamic Range – Rango Dinámico Libre de Espurias) en su banda de paso, el cual está estrechamente relacionado con los niveles de distorsión armónica y de intermodulación de cada transconductor [6]. Así, el circuito de la figura 3 es el bloque fundamental de diseño del filtro, por lo que deberá exhibir una alta linealidad [7] y un bajo consumo de potencia. Nótese que la elección $g_{m1} = g_{m2}$ no es óptima en términos de ruido [6], pero facilita el diseño del filtro tanto a nivel circuito como a nivel de patrón geométrico (layout), permitiendo además una fácil sintonía del mismo [5].

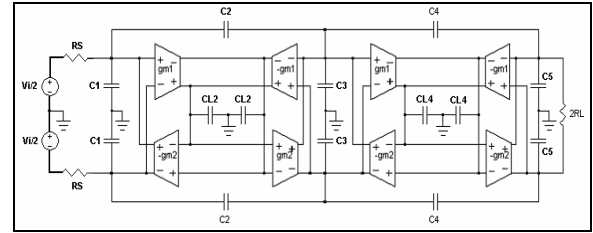


Figura 4: Síntesis totalmente diferencial del filtro elíptico.

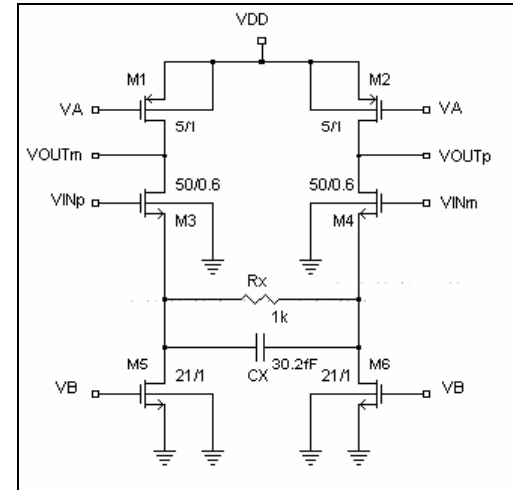


Figura 5: Transconductor utilizado en el filtro.

La figura 5 corresponde a la topología del transconductor utilizada para la síntesis del filtro con bajo consumo de potencia. Se trata de una celda clase A con degeneración de fuente. La impedancia de salida está determinada por los transistores M_1 y M_2 , y la transconductancia del circuito por los transistores M_3 , M_4 , y el resistor R_x . M_5 y M_6 forman las fuentes de corriente para el circuito, mientras que el capacitor C_x permite ajustar la respuesta en fase del transconductor de tal manera que cuando éste se conecte a la capacitancia equivalente como se muestra en la figura 3, se obtenga un desfase de aproximadamente 90° en el intervalo de frecuencia de interés [8], siendo éste otro de los requisitos para la celda transconductora de esta aplicación.

3. RESULTADOS

La figura 6 muestra la respuesta en frecuencia del transconductor. Se utilizaron modelos BSIM3V3 de una tecnología AMS de $0.35 \mu\text{m}$. Para propósitos de análisis y síntesis en CA y distorsión no lineal se

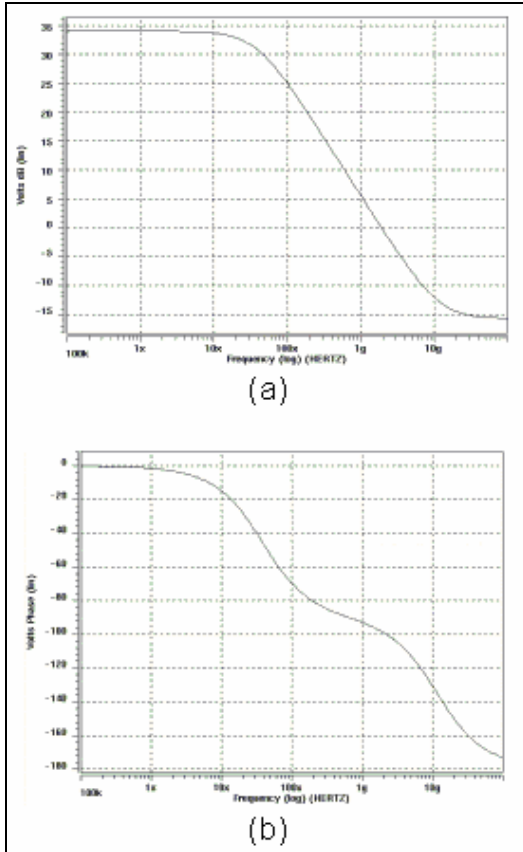


Figura 6: Respuesta en frecuencia del transconductor: (a) Magnitud y (b) fase.

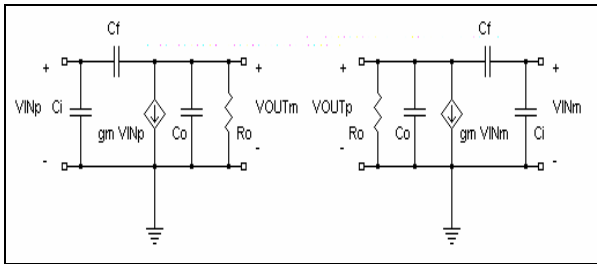


Figura 7: Equivalente en modo común del transconductor.

utiliza el macromodelo linealizado del transconductor en modo común [9] de la figura 7. Los valores para los elementos de este circuito se muestran en la Tabla 1.

Parámetro	Valor
C_i, C_f, C_o	74 fF, 10.2 fF, 54.8 fF.
g_m	$7.8010e-4$ S
R_o	64.477 k Ω

Tabla 1: Detalles del macromodelo de modo común de la figura 7.

El macromodelo permite calcular las capacitancias parásitas que se sustraen de los valores, tanto de la capacitancia equivalente (dada por la ecuación 1), como de las capacitancias conectadas a tierra que se muestran la figura 2. Así, mediante el transconductor de la figura 5 y utilizando la red activa de la figura 4 se obtuvo la respuesta en frecuencia del filtro, la cual se muestra en la figura 8. El consumo de potencia del filtro es de 5.09 mW. El espectro de salida para una forma de onda senoidal de entrada de 400 mVpp y 200 MHz se muestra en la figura 9. Se aprecia que la componente armónica de 3er. orden es la que determina prácticamente la THD (Total Harmonic Distortion – Distorsión Armónica Total), la cual es un poco menor a -44 dBc (0.63%). Para la prueba de distorsión de intermodulación se aplicaron dos tonos, cada uno de 180 mVpp a 170 MHz y 170.2 MHz, respectivamente. En la figura 10 se muestra el espectro normalizado de salida del filtro para esta prueba. A partir de la figura 10 se obtiene el $IIP3_i$ (3rd. Order Intermodulation Intercept Point – Punto de Intersección de Intermodulación de 3er. orden), el cual es un poco mayor a 9 dBm. La SFDR del filtro se obtuvo al graficar las potencias de salida de la componente fundamental y del producto de intermodulación para varias amplitudes de la forma de onda de entrada, tal como se muestra en la figura 11. Se obtuvo un valor para este parámetro de un poco más de 39 dB.

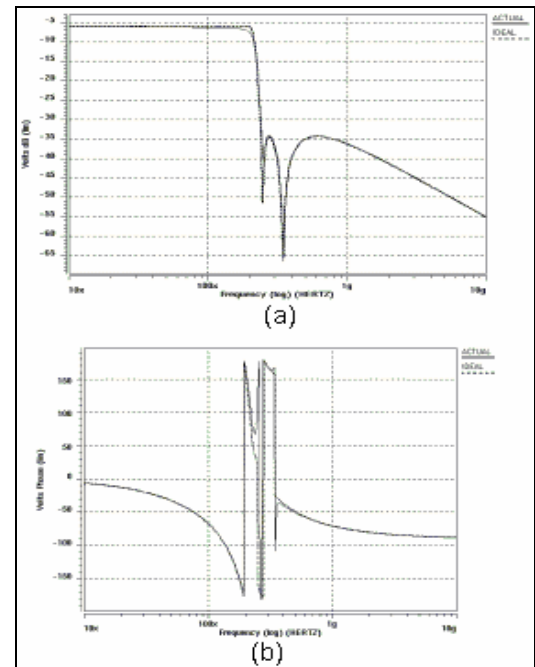


Figura 8: Comparación de las respuestas real e ideal del filtro: (a) Magnitud y (b) fase.

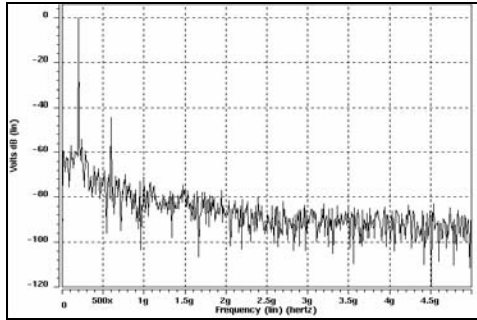


Figura 9: Espectro de salida normalizado para prueba de distorsión armónica.

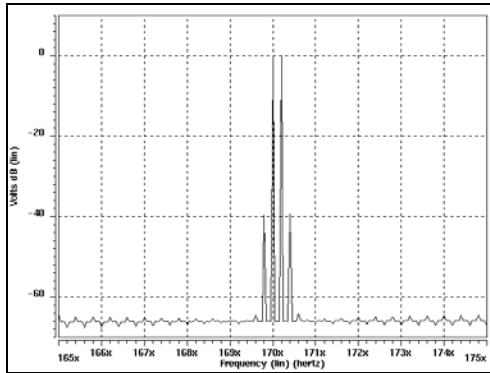


Figura 10: Espectro de salida normalizado para prueba de distorsión de intermodulación.

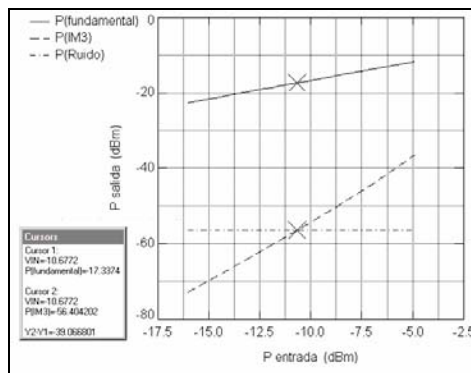


Figura 11: Determinación del SFDR del filtro.

El piso de ruido obtenido por integración desde 1 MHz hasta 100 GHz es de aproximadamente de $340 \mu V_{RMS}$ (-56.36 dBm). Otra forma de obtener el IIP3_i es extrapolando las rectas que corresponden a la fundamental y al producto de intermodulación que se muestran en la figura 11, tal y como se muestra en la figura 12. En este caso, el IIP3_i obtenido fue de 9.2 dBm, el cual es aproximado al que anteriormente se había obtenido.

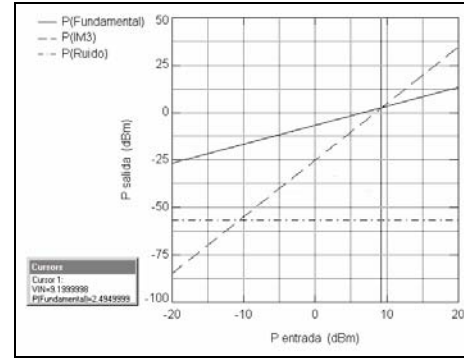


Figura 12: Determinación gráfica del IIP3.

4. CONCLUSIONES

Se diseñó un filtro elíptico de 5º orden para la etapa de FI de un transceptor GSM mediante el método Gm - C de sustitución de inductores flotantes por giradores. Se obtuvo un bajo consumo de potencia y una respuesta en frecuencia muy cercana a la ideal. Debe notarse sin embargo, que a frecuencias en la banda de paso y cercanas a la frecuencia de corte, la respuesta en magnitud decae en un poco más respecto al valor de 6 dB que predice la respuesta ideal. Esto es debido a que la impedancia de salida del transconductor no es tan grande como debiera ser, ya que idealmente ésta debería ser infinita. Por otra parte, aún cuando el rango dinámico es limitado, el filtro posee un bajo consumo de potencia, haciéndolo atractivo para aplicaciones portátiles que requieren de esta característica.

5. BIBLIOGRAFÍA

- [1] RAZAVI, B. "RF Microelectronics", USA, Prentice Hall, (1998).
- [2] C. Y. Lee, William, "Mobile Cellular Telecommunications", Singapore, Mc Graw Hill International Editions, (1995).
- [3] W. Couch, Leon. Sistemas de Comunicación Digitales y Analógicos, México, Prentice Hall, (1995).
- [4] LARSON E. L. RF and Microwave Circuit Design for Wireless Communications, USA, Artech House, (1997).
- [5] DELIYANNIS, T., Sun, Yichuang, Fidler, J. K., Continuos – Time Active Filter Desig", USA, CRC Press, (1999).
- [6] SHAEFFER K., Derek, H. Lee T., The Design and Implementation of Low Power CMOS Radio Receivers, USA, Kluwer Academic Publishers, (1999).

- [7] JOHNS, David, Martin, Ken. Analog Integrated Circuit Design, USA, John Wiley and Sons, (1997).
- [8] CHÁVEZ A., Orisel R., López A. Filtro de Tiempo Continuo de Fase Lineal a 150 MHz con Sistema de Entonado Automático, México, INAOE, (2000).
- [9] WAMBACQ, Piet, Sansen, Willy. Distortion Analysis of Analog Integrated Circuits, Netherlands, Kluwer Academic Publishers, (1998).



Jaime Martínez Castillo recibió el grado Licenciado en Electrónica por la Universidad Veracruzana en 1995, y los grados de Maestro y Doctor en Ciencias en Electrónica, por el Instituto Nacional de Astrofísica, Óptica y Electrónica en 1997 y 2003 respectivamente. Actualmente es Profesor de tiempo completo en la Universidad Cristóbal Colón en Veracruz, México. Sus áreas de interés son diseño, modelado y caracterización de circuitos integrados, y sistemas de comunicación analógico, de fibra óptica e inalámbricos, utilizando

AUTORES



Jorge García Aguirre. Maestro en Ciencias en Electrónica, por el Instituto Nacional de Astrofísica, Óptica y Electrónica, y Licenciado en Electrónica por la Benemérita Universidad Autónoma de Puebla obteniendo Mención Honorífica. Actualmente es Profesor de tiempo completo en la Universidad Tecnológica de Puebla. Sus áreas de interés son Diseño Automatizado de Circuitos Integrados Analógicos y Mixtos, Diseño Automatizado de Circuitos Integrados para Comunicaciones Inalámbricas, Robótica, Domótica y Automatización Industrial.



Alejandro Díaz-Sánchez recibió el grado de Ingeniero Electricista por el Instituto Tecnológico de Ciudad Madero en 1982, el grado de Maestro en Ciencias en Electrónica, por el Instituto Nacional de Astrofísica, Óptica y Electrónica en 1985, ambos en México, y el doctorado en Ingeniería Eléctrica por New Mexico State University, en Las Cruces, Nuevo México, en el 2000. Actualmente es Investigador de tiempo completo en el Instituto Nacional de Astrofísica, Óptica y Electrónica, en Tonantzintla, México. Sus áreas de interés son Diseño de circuitos integrados analógicos y digitales, arquitecturas de alto desempeño y procesamiento de señales



tecnología CMOS.

Carlos Muñiz Montero recibió el grado Licenciado en Electrónica por la Benemérita Universidad Autónoma de Puebla en 2001, y el grado de Maestro en Ciencias en Electrónica, por el Instituto Nacional de Astrofísica, Óptica y Electrónica en 2003. Actualmente, se encuentra trabajando en el mismo departamento hacia la obtención del Doctorado en Electrónica. Sus áreas de interés son Diseño analógico en baja tensión y baja potencia y compensación de no idealidades en sistemas analógicos.

AGRADECIMIENTOS

Los autores agradecen al CONACYT por el apoyo otorgado a través del proyecto I-37470-A.