

# Inversor con Fuente de Voltaje (VSI) Para Fuente Sinusoidal de Voltaje y Frecuencia Variables

Fabio Andrade<sup>a\*</sup>, Hernando Vásquez<sup>a</sup>, Guillermo Aponte<sup>a</sup>, César Urrego<sup>a</sup>

*(a) Escuela de Ingeniería Eléctrica y Electrónica, Universidad del Valle.*

*\* andrade@engineer.com*

(Recibido: Abril 24 de 2008- Aceptado: Noviembre 24 de 2008)

## RESUMEN

Una fuente monofásica de CA sinusoidal que permita variar la amplitud del voltaje de salida desde 100 Vrms hasta 500 Vrms y la frecuencia entre 10 Hz y 1000 Hz manteniendo la distorsión armónica total (DAT) menor al 3% en todo el rango de frecuencia, es implementada utilizando un inversor en puente completo controlado por una modulación de ancho de pulso variable (PWM) y la utilización de un filtro de salida.

Este artículo muestra las consideraciones necesarias para la construcción del puente inversor, las principales características que deben de ser tenidas en cuenta para la generación del PWM y la sintonización del filtro de salida para poder tener una fuente con las características ya mencionadas.

**PALABRAS CLAVE:** Conversor de CC a CA, Fuente de CA, Inversor monofásico, PWM sinusoidal.

## 1. INTRODUCCIÓN

El desarrollo mostrado en las últimas décadas de los dispositivos semiconductores de potencia unido al avance de los procesadores digitales de señal ha ocasionado una nueva generación de circuitos de electrónica de potencia, dentro de los cuales podemos destacar los inversores con altas frecuencias de trabajo.

Los inversores con fuente de voltaje (VSI) son utilizados en aplicaciones tales como sistemas de alimentación ininterrumpida (SAI) [1] y en manejadores de motores de CA [4]. En los SAI se busca tener una señal de voltaje con DAT menor al 5% a frecuencia y voltaje fijos, mientras que en los variadores de velocidad de motores de CA se busca entregar señales con frecuencias variables generalmente en rangos de 10 a 120 Hz.

Una fuente de CA monofásica que pueda variar la amplitud entre 100 Vrms y 500 Vrms y la frecuencia entre 10 Hz y 1000 Hz requiere de unas consideraciones de diseño particulares. Un diagrama de bloques mostrando el sistema se puede ver en la Fig. 1.

El inversor utilizado para la generación del voltaje sinusoidal tiene una configuración de puente H constituido por dos semipuentes de IGBT's SKM75GB124, los cuales son módulos que están en capacidad de trabajar a frecuencias de conmutación superiores a 20 kHz.

Uno de los objetivos principales por lo que se desea construir esta fuente es la adquisición de una herramienta de análisis para la evaluación del efecto de los armónicos de voltaje y corriente en los transformadores de distribución convencionales, este es un proyecto presentado por la Universidad del Valle y la empresa Rymel a Colciencias.

## 1. CONVERTIDOR DE CC - CA

Un convertidor de CC - CA puede subdividirse en varias etapas encargadas de funciones específicas. La Fig. 1 muestra un diagrama con estas etapas y la interacción que existe entre ellas.

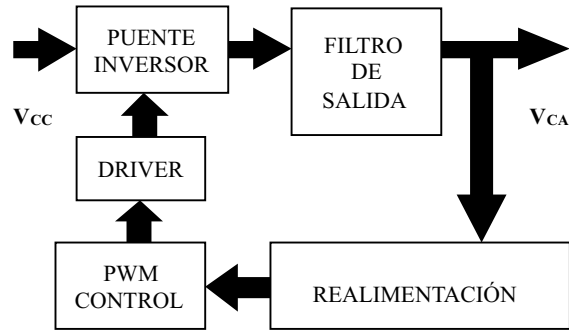


Fig. 1. Diagrama de bloques del sistema inversor para la generación de voltajes sinusoidales de frecuencia y voltaje variables con DAT menor al 3%.

### 1.1. Puente inversor de onda completa

Existen diferentes topologías para el desarrollo de un convertidor de CC - CA, dentro de las cuales se encuentran el inversor push pull, el inversor de medio puente y el inversor de puente completo [3]. Estas diferentes topologías están en la capacidad de manejar diferentes potencias, siendo la topología inversor en puente completo la de mayor capacidad de manejo de potencia.

El inversor tipo puente completo se compone de 4 IGBT's que trabajan como interruptores ideales, los cuales puede ser conectados y desconectados en forma sincronizada para colocar un nivel de voltaje de CC sobre la carga con referencia positiva y negativa [2]. En la Fig. 2 puede observarse como la conmutación de estos semiconductores produce voltajes positivos y negativos sobre la carga.

El sistema de potencia debe ser capaz de permitir un nivel de voltaje de CC que puede variar entre 300V a 600V, manejar potencias en la salida del inversor de 2500W y poder conmutar a frecuencias mayores a 20 kHz.

Ahora, si el bloque conversor de CC a CA tiene una eficiencia del 80%, entonces la potencia de entrada es

$$P_{in} = \frac{P_{conv}}{\eta} = \frac{2500W}{0.8} = 3125W \quad (1)$$

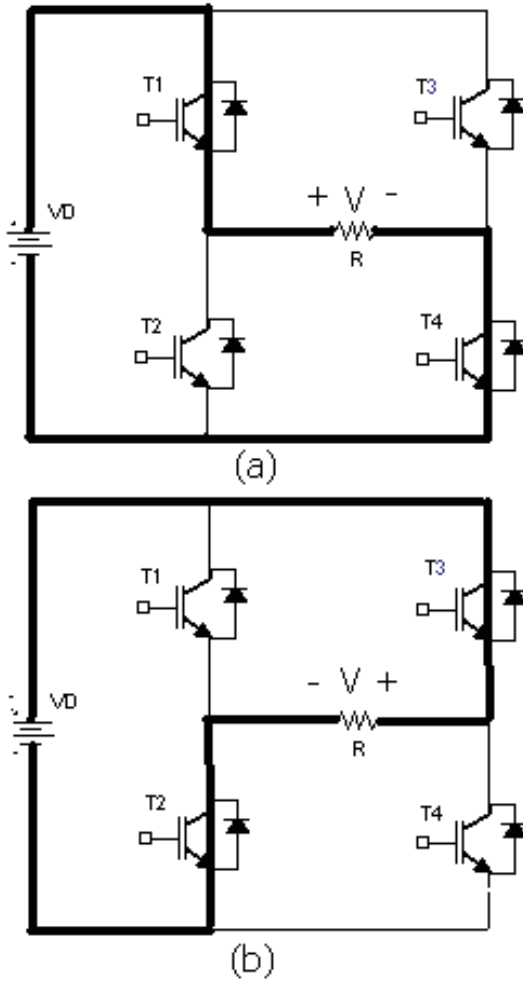


Fig. 2. Puente inversor de onda completa. Por medio de la conmutación de los semiconductores T1 y T4 se aplica un voltaje positivo a la carga de magnitud VD (a); cuando se encienden los semiconductores T2 y T3 aparece en la carga un voltaje de magnitud VD pero de polaridad inversa (b).

Por lo cual si tenemos un bus de CC en el peor de los casos de 300Vdc, la corriente necesaria es::

$$I_{in} = \frac{P_{in}}{V_{CC_{min}}} = \frac{3125W}{300V} = 10.41A \quad (2)$$

Este resultado representa una corriente promedio; en la práctica la corriente que está circulando por el bus de CC es una corriente con picos que superan varias veces este valor. Además, el sistema inversor que se utiliza para generar la señal de CA no solo genera el armónico fundamental a la frecuencia deseada, sino que también genera una gran cantidad de armónicos de orden superior no deseados, los cuales aumentan los valores picos de voltaje y corriente, además de incrementar las pérdidas y disminuir la eficiencia del sistema.

Comercialmente se consiguen módulos semipuentes de IGBT's que pueden soportar voltajes en terminales (VCE) de 1200V y 1700V y corrientes (Ic) hasta 200A. Con los datos encontrados y dando un margen de seguridad, el semipuerto a utilizar debe soportar 1200V entre Colector y emisor y 75A de corriente de colector (Ic), por lo que se escogió el módulo SEMIKRON SKM75GB124.[6]

## 1.2 Selección de la técnica PWM

Los factores más importantes para la selección de la técnica PWM son: garantizar una forma de onda de voltaje de salida fácil de filtrar que permita tener voltajes con distorsión armónica total (DAT) menor al 3% en la salida del convertidor de CC - CA en todo el rango de frecuencias de trabajo (10 – 1000 Hz) y poder tener un fácil control sobre la señal de voltaje de salida, para poder modificar según las exigencias de las pruebas tanto la amplitud como la frecuencia.

Dentro de las técnicas comúnmente utilizadas se tienen: Modulación de ancho de un sólo pulso por semiciclo, Modulación de ancho de varios pulsos por semiciclos [8], Modulación de ancho de pulso sinusoidal (SPWM) [9], etc

Existen otro tipo de técnicas para manejar el puente inversor, pero las modulaciones de un pulso por semiciclo, varios pulsos por semiciclo y sinusoidal permiten una fácil implementación, además de ser técnicas usadas para sistemas monofásicos. Existen técnicas muy avanzadas y complejas que presentan un buen desempeño pero sólo son validas para sistemas trifásicos, como las técnicas modulación por espacio vectorial, modulación con inyección de armónicos, PWM aleatorio, entre otros. [10].

La modulación de ancho de pulsos sinusoidal presenta varios pulsos por semiciclo y el ancho de sus pulsos varía en forma proporcional a la variación de la amplitud de una onda sinusoidal. Esta técnica de modulación puede trabajarse de forma unipolar o bipolar, siendo la unipolar de mejor comportamiento que la bipolar, pero que requiere mayor tiempo de procesamiento en la unidad de control para su generación, por lo cual nos centraremos sólo en la modulación sinusoidal bipolar.

De esta forma los armónicos cercanos al fundamental son reducidos significativamente, lo que permite un fácil filtrado y DAT baja.

Las señales de activación se obtienen de la comparación de una señal de referencia de forma sinusoidal y una señal portadora de forma triangular, Como puede observarse en la Fig. 3.

Algunas propiedades que presenta este tipo de modulación son: los semiconductores de potencia conmutan a la frecuencia de la señal triangular, esta señal trabaja siempre a la misma frecuencia y es mayor que la frecuencia de control. La relación entre las amplitudes de ambas señales se conoce como índice de modulación de amplitud ( $m_a$ ) (3), y permite realizar un control del voltaje de salida con la modificación de este índice

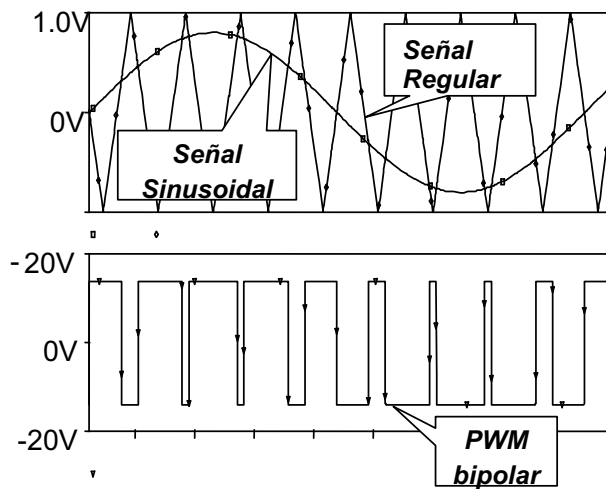


Fig. 3. Señales de control que permiten obtener los patrones de activación y desactivación de los semiconductores de potencia por medio de una comparación lógica.

$$m_a = \frac{\hat{V}_c}{\hat{V}_{tri}} \quad (3)$$

La relación entre las frecuencias de ambas señales se llama índice de modulación de frecuencia ( $m_f$ ) (4), la cual permite determinar las frecuencias de los armónicos de orden superior más significativos.

$$m_f = \frac{f_{tri}}{f_c} \quad (4)$$

Finalmente, este tipo de modulación presenta una distribución de armónicos de voltaje en la salida del inversor que permite colocar un filtro pasabajo para eliminar los armónicos de alto orden. La distribución armónica presenta un armónico fundamental a la misma frecuencia de la señal de control y de amplitud proporcional al índice de modulación de amplitud, siempre y cuando este índice sea menor o igual a la unidad. Además los primeros armónicos de orden superior aparecen a la frecuencia de la señal portadora.

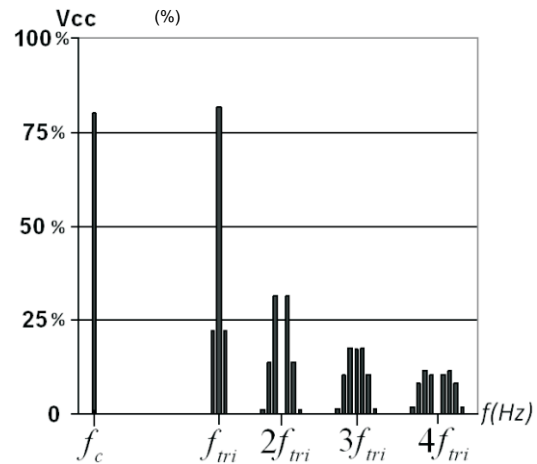


Fig. 4. Distribución de los armónicos del voltaje de salida del inversor cuando se maneja con un SPWM con índice de modulación de amplitud de 0.8.[2]

Trabajando el inversor con esta técnica es posible dejar fija la frecuencia de la señal triangular ( $f_{tri}$ ) y realizar una variación de la frecuencia de la señal de control ( $f_c$ ) en un rango menor a la frecuencia de la señal triangular, de tal forma que  $m_f > 10$ , obteniendo una distribución de armónicos del voltaje de salida como se muestra en la Fig. 4.

Introduciendo esta señal de voltaje en un filtro de segundo orden con frecuencia de corte una década por debajo de la frecuencia de la señal triangular, se eliminan los armónicos de orden superior obteniendo DAT cercanos a cero.

El nivel del DAT del voltaje de salida es afectado negativamente por los tiempos muertos que deben ser adicionados a las señales SPWM; estos tiempos son necesarios y evitan que dos semiconductores de una misma rama del inversor entren en conducción. El efecto sobre la distorsión en el voltaje es debido a un incremento en los armónicos de bajo orden, tales como los armónicos tercero, quinto y séptimo, que puede llegar a alterar la frecuencia del armónico fundamental.

### 1.3 Implementación del PWM

Se implementa la modulación SPWM en un microcontrolador de gama media como los ofrecidos por ATMEL [7], el cual está en capacidad de ejecutar 16 MIPS.

La técnica implementada presenta la característica de estar en capacidad de modificar el patrón de pulsos, para que en el espectro de frecuencia de voltaje se pueda modificar el armónico fundamental en frecuencia en un rango de trabajo de 10 a 1000Hz y de amplitud de 20% al 80% del Vcc.

El algoritmo de generación es sencillo: el primer paso es guardar en memoria una tabla con los valores de un cuarto de onda sinusoidal, para evitar que el microcontrolador calcule en línea el valor del seno y así ahorrar tiempo de procesamiento, Fig. 5. Se declara un puntero que recorra la tabla en forma ascendente y una vez finalizado el recorrido este puntero debe devolverse por la tabla hasta llegar al principio de ésta. Esto se hace para obtener media onda sinusoidal.

Para la generación de la onda triangular se encuentra la ecuación que describa una recta que cruce en el origen. El resultado de esta ecuación es guardado en una tabla declarada como “unsigned char” por lo cual el resultado es un valor entero entre [0 512], Fig. 6.

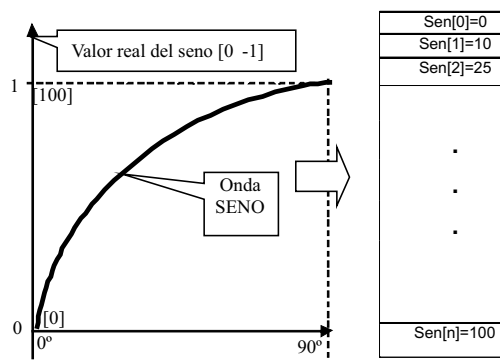


Fig. 5. Discretización de una onda seno en el rango de 0 – 90° y almacenamiento en memoria del microcontrolador.

Ahora, el puntero que recorre la tabla con los valores de la onda seno es configurado para que recorra 4 veces la tabla en un tiempo igual al periodo de la onda de voltaje de salida del inversor. Enseguida se declara una variable de muestreo fija por medio de los temporizadores del microcontrolador para evaluar la ecuación lineal de la onda triangular. El tiempo que demora en evaluar la ecuación lineal de comienzo a fin y de fin a comienzo, multiplicado por dos, es la frecuencia de la onda triangular y es calculada para ser mayor a 20 kHz. Por lo tanto se ha escogido la frecuencia es de 23,4 kHz.

Finalmente una función de comparación presente en la memoria del programa del microcontrolador se ejecuta continuamente la cual está encargada de comparar los valores actuales de las dos ondas y modificar el estado de los cuatro puertos de salida del microcontrolador por donde aparece el PWM sinusoidal. La función de comparación tiene en cuenta que si el semiciclo actual que está comparándose es el positivo, el programa trabaja según el algoritmo:

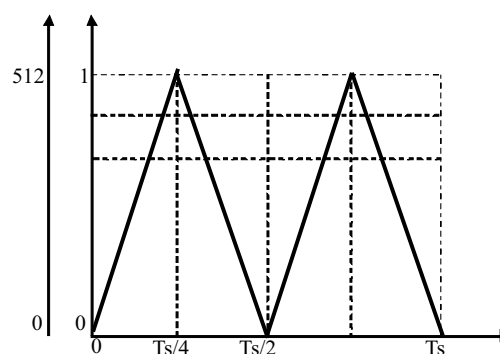


Fig. 6. Generación de tabla con los valores de una recta que empieza en el origen y cruza por el punto  $[Ts/4,1]$ .

Si el valor actual de la señal seno es mayor que el valor evaluado en la ecuación que representa la onda triangular, entonces el pin del puerto que controla el semiconductor de la parte alta de una rama del inversor es encendido y el pin del puerto que controla la parte baja es apagado (5), Fig. 7 y Fig. 8

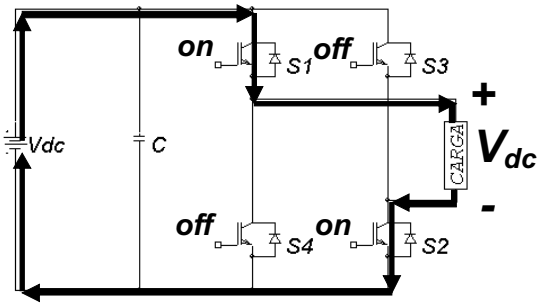


Fig. 7. IGBT's activados según la palabra presente en el puerto del microcontrolador cuando se compara el semiciclo positivo.

$$\begin{aligned} & \text{Si } \text{Señal}_{\text{control}} > \text{Señal}_{\text{triangular}} \\ & S1 = \text{ON}, S2 = \text{ON}, S3 = \text{OFF}, S4 = \text{OFF} \quad (5) \\ & \text{Puerto}_{\text{OUT}} = 1100_{\text{binario}} \end{aligned}$$

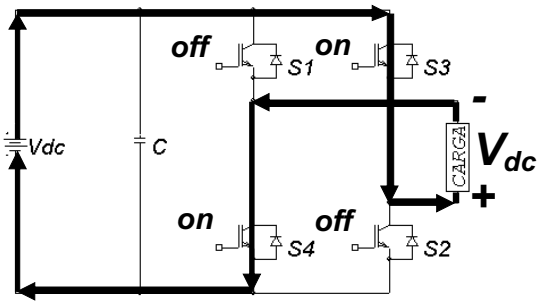


Fig. 8. IGBT's activados según la palabra presente en el puerto del microcontrolador cuando se compara el semiciclo positivo.

$$\begin{aligned} & \text{Si } \text{Señal}_{\text{control}} < \text{Señal}_{\text{triangular}} \\ & S1 = \text{OFF}, S2 = \text{OFF}, S3 = \text{ON}, S4 = \text{ON} \quad (6) \\ & \text{PUERTO}_{\text{OUT}} = 0011_{\text{binario}} \end{aligned}$$

Cuando el semiciclo de la onda seno está recorriendo el semiciclo negativo, el algoritmo de comparación trabaja de la siguiente forma:

Si el valor actual de la señal seno es mayor que el valor evaluado en la ecuación que representa la onda triangular, entonces el pin del puerto que controla el semiconductor de la parte baja de una rama del inversor es encendido y el pin del puerto que controla la parte alta es apagado.

Cada vez que se vaya a conmutar un par de semiconductores de la misma rama, el algoritmo coloca los dos pines del puerto de sus respectivos transistores a un nivel bajo y espera un valor fijo de ciclos de instrucción para garantizar un tiempo muerto igual a  $1\mu\text{S}$  (7).

$$\begin{aligned} & \text{Si } T_{\text{muerto}} \\ & S1 = \text{OFF}, S2 = \text{OFF}, S3 = \text{OFF}, S4 = \text{OFF} \\ & \text{PUERTO}_{\text{OUT}} = 0000_{\text{binario}} \end{aligned}$$

De esta forma se genera un PWM sinusoidal bipolar con una frecuencia mayor de 20kHz (23,4kHz), el cual puede ser modificado de dos formas:

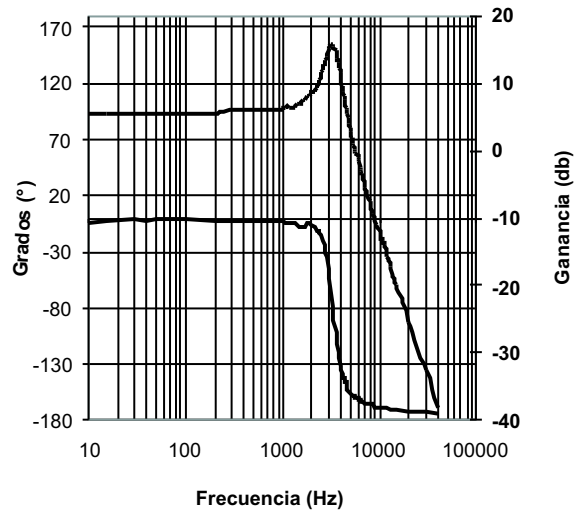


Fig. 9. Diagrama de bode real del filtro de salida del inversor.

Una primera forma es modificar el puntero que recorre la tabla de valores seno, lo que ocasiona la modificación de la frecuencia de trabajo.

La segunda forma es la amplitud de la señal seno. Antes de compararse las dos señales seno y triangular el valor de la señal seno es multiplicado por una variable que determina la amplitud del seno. Con ésto se puede variar el valor de voltaje de salida del inversor

#### 1.4. Filtro de salida

Se desea construir un filtro pasabajo de segundo orden cuya frecuencia de corte quede fuera de la región de trabajo (10-1000Hz) y por lo menos una década antes de la frecuencia de conmutación de los semiconductores del inversor. Para la construcción de este filtro se ha utilizado un inductor y un capacitor. Para encontrar la característica de transferencia de este filtro se utilizó el método del Diagrama de Bode, obteniendo el resultado mostrado en la figura 9.

Los resultados encontrados en este diagrama de Bode muestran un comportamiento típico del filtro de salida de segundo orden con frecuencia de resonancia en 3400Hz con una ganancia de 6.02db. La función real del filtro es:

$$\frac{1.97}{2.405 \times 10^{-9} s^2 + 5.76 \times 10^{-6} s + 1} \quad (5)$$

#### 1.5. Unidad de control

En el diagrama de bloques de la fig. 10 se muestra el lazo de control del convertidor de CC a CA. En este puede observarse que la planta es modelada por un sistema de segundo orden, con dos polos complejos conjugados, un sistema estable. Un análisis muestra un margen de ganancia infinita y un margen de fase igual a 5.89° a frecuencia de 5580Hz. Si se desea que el sistema tenga un margen de fase de por lo menos 45°, se debe compensar el sistema con una red de adelanto de fase que proporcione por lo menos 40°.

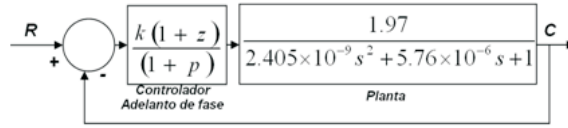


Fig. 10. Bucle de control de voltaje de salida.

Se implementa un controlador de adelanto de fase con  $z=13340$  y  $p=60033$  y cumplir con un margen de fase de 45°.

### 3. RESULTADOS

Basado en el análisis teórico desarrollado, se construyó inicialmente un sistema inversor con un sistema de entrada constituido por una rectificación de puente trifásico y un filtro capacitivo para obtener un bus de CC de 300V y posteriormente el sistema inversor con un puente completo de IGBT's de 1200V y 75A y un filtro LC pasa-bajo, Fig. 11. Este sistema se controla por medio de una tarjeta micro-controlada que genera el SPWM y la comunicación con el usuario. Además se implementaron la unidad de control y protecciones de sobrevoltaje y sobrecorriente.

Los resultados encontrados fueron medidos por un osciloscopio FLUKE 196B y un medidor de calidad de energía FLUKE 43. En la Fig. 12 se muestra la forma de onda de voltaje de salida de la fuente de CA ante una carga RL a frecuencia de 900 Hz.

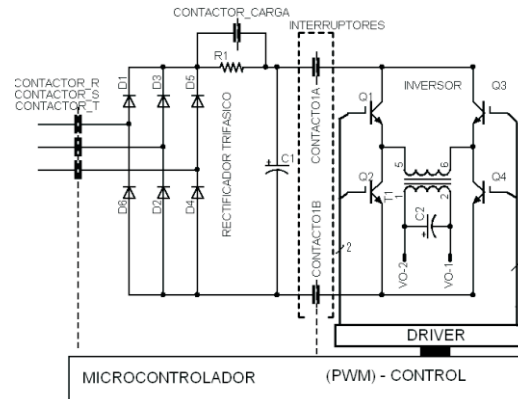


Fig. 11. Sistema rectificador e inversor implementado.

Finalmente se midió la DAT en todo el rango de frecuencia, encontrando que ésta es menor del 3% en todo el rango de trabajo, Fig. 13. Esta figura muestra un incremento de la DAT en el rango de frecuencia de 750 a 800Hz, teniendo un pico en 780Hz. Esto es debido especialmente a

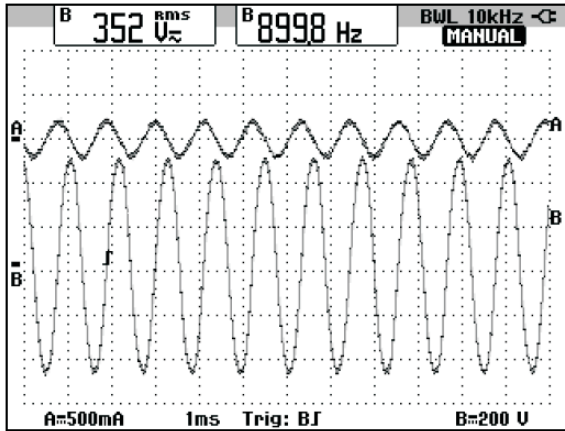


Fig. 12. Señales de voltaje y corriente de salida de la fuente de CA con carga RL a un voltaje de 352VRMS con frecuencia de 900Hz.

Cuando se construyó el PWM para controlar el inversor, se adicionaron tiempos muertos para evitar que dos dispositivos de la misma rama conduzcan al mismo tiempo. Esta adición, que es inevitable, afecta al voltaje conmutado haciendo que al realizar un análisis de frecuencia aparezcan armónicos cercanos a la fundamental con un pequeño valor de amplitud, especialmente el 3er, 5to y 7mo armónico; recuerde que en teoría con la modulación PWM sinusoidal sólo existe el armónico fundamental y bandas de armónicos alrededor de la frecuencia de conmutación y de múltiplos enteros de esta frecuencia. El filtro de segundo orden implementado, es un filtro pasa bajo con un pico resonante a frecuencia de 3400Hz, por lo cual a partir de 2000Hz la ganancia del filtro empieza a incrementarse considerablemente hasta llegar a un valor de 16.78. Cuando se está trabajando en el rango de frecuencia de 750 a 800Hz, los armónicos 3ro., 5to. y 7mo. se encuentran a frecuencias cercanas de la frecuencia de resonancia, por lo cual un pequeño valor de amplitud de estos armónicos a la salida del inversor hace que sus amplitudes se tornen considerables a la salida del filtro, con lo que se incrementa la DAT del voltaje.

#### 4. CONCLUSIONES

Se logró diseñar un algoritmo para la generación de un PWM sinusoidal bipolar en el cual puede variarse la frecuencia del armónico fundamental sin modificar los armónicos de altas frecuencias por medio de la utilización de temporizadores independientes y comparaciones lógicas en una tarjeta microcontrolada. Este patrón de PWM permite utilizar una sola configuración de filtro pasabajo con ancho de banda mayor al rango de trabajo de la fuente de CA.

Se implementó un sistema conversor de CC a CA con una salida de voltaje sinusoidal de DAT menor del 3% en el rango de 10 a 1000Hz por medio de un puente inversor modulado por un SPWM a una frecuencia de 23KHz fija. Por medio de un microcontrolador pueden variarse la amplitud y la frecuencia de la señal de voltaje de salida. Además, la fuente diseñada está en capacidad de entregar 4A.

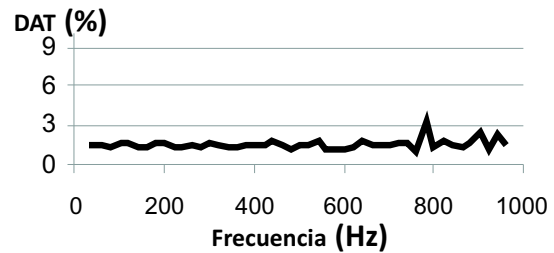


Fig. 13. Distorsión armónica total (DAT) del voltaje de salida de la fuente de CA en todo el rango de frecuencia de trabajo.

#### 5. AGRADECIMIENTOS

Los autores agradecen a COLCIENCIAS y a RYMEL Ingeniería Eléctrica por el apoyo financiero para la realización de proyecto.

#### 6. REFERENCIAS

- [1] Emadi A., Nasari A., Bekiarov S.B., *Uninterruptible power supplies and active filter*, CRC Press, 2005.



[2] Mohan N., Undeland T.M. and Robbins W.P., *Power Electronics: Converters, Applications and Design*, John Wiley & Sons, 1989.

[3] Yamato I., Tokunaga N., Amano H. and Suzuki Y., *New Conversion system for UPS using high frequency link*, in *Proceedings of the 19th IEEE Power Electronics Specialists Conference*, Japan, April 1988.

[4] Garcia-Cerrada, A.; Garcia-Gonzalez, P.; Collantes, R.; Gomez, T.; Anzola, J., *Comparison of thyristor-controlled reactors and voltage-source inverters for compensation of flicker caused by arc furnaces*, IEEE Transactions on Power Delivery, Oct. 2000, pp.1225 – 1231.

[5] Andrade, F. Diseño y Construcción de un Inversor Trifásico de 800 W Controlado con PWM Sinusoidal. Proyecto de grado, Univalle, 2003.

[6]  
<http://www.semikron.com/internet/gecont/pdf/40.pdf>

[7]  
[http://www.atmel.com/dyn/resources/prod\\_documents/2466S.pdf](http://www.atmel.com/dyn/resources/prod_documents/2466S.pdf)

[8] Hart, Daniel W. *Electrónica de potencia*. Madrid Prentice Hall, cop.2001

[9] Do-Hyun Jang, *Novel PWM techniques for two-leg, four-leg and three leg two-phase inverters*, Industry Applications Conference, 2005.

[10] Mohan N., *Advanced electric drives. Analysis, Control and Modeling using Simulink*, MNPERE, 2001.